

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-241130

(43)Date of publication of application : 08.09.2000

(51)Int.Cl. G01B 11/24

G01B 11/30

G01B 21/30

G01N 21/88

G06T 7/00

H05K 3/00

(21)Application number : 11-045298

(71)Applicant : FUJITSU LTD

(22)Date of filing : 23.02.1999

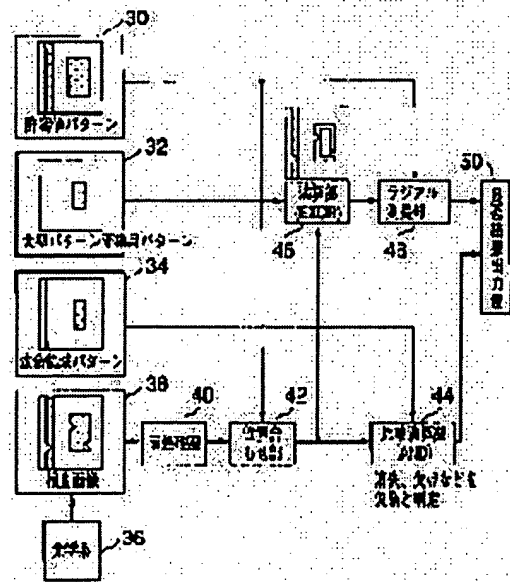
(72)Inventor : OKADA HIDEO
ANDO MORITOSHI

(54) METHOD AND APPARATUS FOR INSPECTING PATTERN

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method and apparatus for inspecting patterns which is capable of inspecting wiring patterns different in line width, shape and size, permits an allowance to be set every wiring, and inspecting at a high precision.

SOLUTION: A means 44 is provided for comparing a fatal region pattern 34 which is generated from design data for forming a wiring pattern and shows necessary indispensable regions corresponding to the center of the wiring pattern with an inspected pattern obtained from wiring patterns on an object under test, thereby detecting the defect from the non-coincidence of both patterns. Thus, the fatal region pattern and the inspected pattern are compared to detect the defect from the non-coincidence of both patterns and hence the defect of the necessary indispensable regions corresponding to the center of the wiring pattern can be detected at a high precision.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A pattern inspection device which was formed in an inspected thing characterized by comprising the following and which inspects by detecting a defect generated in a circuit pattern which has several lands from which two or more wiring and shape where line width differs, and a size differ. A fatal area pattern in which it is generated from a design data for forming said circuit pattern, and an indispensable field corresponding to the central part of said circuit pattern is shown.

A fatal area pattern in which an indispensable field which compares check pattern obtained from a circuit pattern of said inspected lifter, and detects a defect by disagreement of both patterns is shown.

A circuit pattern comparison means of said inspected lifter.

[Claim 2]The pattern inspection device comprising according to claim 1:

A pattern for large-sized pattern conversion corresponding to [it is generated from said design data and] the central part of said circuit pattern.

An edge part pattern production means which takes out an edge part pattern which calculated check pattern obtained from a circuit pattern of said inspected lifter, and deleted the central part of said check pattern.

A measuring means which measures the length of line width of said edge part pattern, and detects a defect when said line width is outside the range of an acceptable value.

[Claim 3]In a pattern inspection method which inspects by detecting a defect generated in a circuit pattern which has several lands from which two or more wiring and shape which were formed in an inspected thing where line width differs differ, A fatal area pattern in which it is generated from a design data for forming said circuit pattern, and an indispensable field corresponding to the central part of said circuit pattern is shown, A pattern inspection method comparing check pattern obtained from a circuit pattern of said inspected lifter, and detecting a defect by disagreement of both patterns.

[Claim 4]A pattern for large-sized pattern conversion corresponding to [in the pattern inspection method according to claim 3, it is generated from said design data, and] the central part of said circuit pattern, A pattern inspection method check pattern obtained from a circuit pattern of said inspected lifter is calculated, taking out an edge part pattern which deleted the central part of said check pattern, measuring the length of line width of said edge part pattern, and detecting a defect when said line width is outside the range of an acceptable value.

[Claim 5]A pattern inspection method having the acceptable value pattern which was generated from said design data and registered an acceptable value at least for every address of said circuit pattern in the pattern inspection method according to claim 4, and acquiring the range of an acceptable value

over said line width from said acceptable value pattern.

[Claim 6] In the pattern inspection method according to claim 3 or 4, said fatal area pattern, A pattern inspection method are missing with a position gap permissible dose, and only a difference permissible dose which is total value with a permissible dose reduces a circuit pattern generated from said design data, and leaving and creating 1 pixel about a portion below said difference permissible dose.

[Claim 7] A pattern inspection method, wherein said pattern for large-sized pattern conversion contracts by a predetermined pixel number and creates said fatal area pattern in the pattern inspection method according to claim 6.

[Claim 8] A pattern inspection method, wherein length measurement of line width of said edge part pattern performs radial length measurement of said edge part pattern and makes the minimum length measurement value line width in the pattern inspection method according to claim 4.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]Especially this invention relates to the pattern inspection method which inspects the pattern of a printed wired board, and its device about a pattern inspection method and its device. In recent years, in connection with the densification of electronic equipment, development of an aiming at wiring density multilayered film [printed wired board / inside electronic equipment] pattern prospers. In this manufacturing process, pattern inspection, such as a chip or an open circuit of a circuit pattern, and a short circuit, is indispensable. Since **** minuteness making of the circuit pattern is carried out and this inspection is already difficult by a worker's viewing, the automatic visual inspection device is used.

[0002]

[Description of the Prior Art]The art for inspecting the defect of the conventional circuit pattern automatically reads a circuit pattern optically, and changes it into an electrical signal. Generally, a binarization picture is acquired here. And a defect is detected from the acquired picture. As a Prior art, JP,62-263404,A (Japanese Patent Application No. No. 107407 [61 to]) which becomes these people's proposal has a device of a statement. Drawing 1 shows the block lineblock diagram of this conventional pattern inspection device. Binarization of the analog picture signal acquired by picturizing the printed wired board 1 to be examined with CCD camera 2 among the figure is carried out in the binarization circuit 3, and it memorizes to the store circuit 4. The length measurement circuit 5 measures the length of the length of an all directions-oriented pattern using a radiate length measurement sensor, and it is investigated whether it is the center of a pattern (main detection 6). The radial coding circuit 7 changes the value of the length of the pattern of the direction of plurality into the 16-bit code called a "radial code" to a main thing. The detected radial code is made to correspond and a quality (normality or defect) is judged to be the defective dictionary 8 which memorized the quality of each radial code beforehand. Since this method can replace dictionary data, it has flexibility applicable to various patterns.

[0003]JP,5-264240,A which becomes these people's proposal as what improves the above-mentioned invention has a device of a statement. Drawing 2 shows the block lineblock diagram of this conventional pattern inspection device. Identical codes are given to drawing 1 and identical parts among the figure. In drawing 2, it is the same as that of drawing 1 until it makes the detected radial code correspond and judges a quality (normality or flaw candidate) to be the defective dictionary 8 which memorized the quality of each radial code beforehand.

[0004]Then, change each radial code into the category code showing a category (for example, the copper remainder, a projection) by the category conversion circuit 10, and it centers on a flaw candidate's category by the category map conversion circuit 11, It searches for the surrounding

categorical distribution and the kind of a quality and defect is globally judged using the quality decision rule dictionary 12. Drawing 3 shows the flow chart of the processing performed in the category map conversion circuit 11, the quality decision rule dictionary 12, and the comparison circuit 14. The category map which a category code is supplied from the category conversion circuit 10, and expresses distribution of a category with Step S1 is created. Next, when it judges whether an input category and a category in agreement are in the quality decision dictionary 12 at Step S2, for example, an input category suits the quality decision dictionary 12 as the "copper remainder", a concrete searching method is read in the searching method dictionary 13 at Step S3. In the copper remainder, a searching method serves as "two-sided search."

[0005]Next, by whether two-sided search was performed focusing on the above-mentioned copper remainder on the category map, and the comparison circuit 14 has searched step S4 for search categories (a straight-line lead, a land, etc.) at Step S5. (isolated copper remainder), or abnormalities (copper remainder) etc. are judged and the decision result is outputted. the printed wired board 20 shown in drawing 4 (A) -- the figure (B), (C), and (D) -- when it is alike, respectively and performs shown copper remainder 1, 2, and 3 quality decision, the following searching methods and a quality decision rule are used. As shown in drawing 5, the searching method which investigates whether the specification category Y exists focusing on a certain category X in both a certain direction A and its direction A, and the direction B different 180 degrees is used for a searching method.

[0006]The case where the "copper remaining defect" and an interval defect category do not exist only in one side at existence or both sides if a quality decision rule has an interval defect category in both sides focusing on the copper remaining category using this searching method "the quality decision rule set to the normal copper remaining j is used. Concretely, in the case of [copper / remainder 1] drawing 4 (B), since a category with a poor interval does not exist in copper remainder 1 both sides, it can judge with the "normal copper remainder." In the case of [copper / remainder 2] drawing 4 (C), since a category with a poor interval exists only in copper remainder 2 one side, it can judge with the "normal copper remainder."

[0007]Since a category with a poor interval exists in both sides, in the case of [copper / remainder 3] drawing 4 (D), it becomes the "copper remaining defect", and it can judge a quality and a kind. By changing a radial code into a category, this method can judge a quality globally and can output a quality result including the kind of defect. In addition, the inspection method using a design data (CAD bit map) is proposed. In CAD bit map referring-to-type inspection logic, a CAD bit map is fundamentally regarded as a normal (ideal) circuit pattern without a defect, A point of difference (difference) with an inspected pattern is extracted, and it is inspected whether the point of difference is judged to be a defect or the obtained point of difference is normally classified with a defect still more highly.

[0008]As other conventional technologies, JP,3-163845,A which becomes these people's proposal has a device of a statement. In this conventional technology, the pattern based on a design data was moved in the direction of X, the direction of Y, and each direction of theta, the inspecting standard pattern was created, tolerance level is set up, and it is inspecting by comparing the intension relation between this inspecting standard pattern and an inspected pattern.

[0009]

[Problem(s) to be Solved by the Invention]In the test equipment which performs the conventional radial matching shown in drawing 1 and drawing 2, tolerance level (range judged to be a normal lead) was set up from the test standard to one kind of lead pattern. for example, the case where there is a lead pattern like drawing 6 -- the line width length measurement value a, b, and c -- respectively -- normality -- it becomes thin and is judged with ****. In conventional test equipment, only one kind can set up line width tolerance level, and ***** cannot respond to two or more line width.

[0010]For example, the case where it is a normal circuit pattern in which two or more line width as

shown in drawing 7 is intermingled is considered. If tolerance level is set up on the basis of the straight-line lead 2 as opposed to this pattern, the straight-line lead 1 will become thin and the straight-line lead 2 will be judged to be ****. However, it means carrying out an erroneous decision, since it is a normal straight-line lead each originally. When the straight-line leads 2 and 3 grow fat when tolerance level is set up on the basis of the straight-line lead 1, and based on a next door and the straight-line lead 3, the straight-line leads 1 and 2 serve as ****, and all serve as an erroneous decision. In addition, the size of a land is various -- since the multidata input of the acceptable value cannot be carried out to a certain thing, the same fault as the above arises. Even if it has set up two or more line width, there was a problem that which acceptable value was not understood whether setting-out ***** is good to which wiring to set up separate tolerance level to each line width or a land.

[0011]In the test equipment which performs the conventional radial matching shown in drawing 1 and drawing 2, the length of the thing exceeding the size of the length measurement sensor shown in drawing 8 cannot be measured. For this reason, a length measurement sensor must be set as the size which suited the circuit pattern. However, in what has two or more line width, and the printed wired board which has a big land (putt), a length measurement sensor must be set up as much as possible greatly. Since the interval between the sensors shown in drawing 8 becomes large so that it rubs greatly and a length measurement sensor is *(ed), it becomes impossible however, to recognize shape correctly. As an actual problem, if the size of a length measurement sensor is enlarged not much, the circuit structure of a register etc. will become large and the problem that processing time starts will arise.

[0012]In the inspection method using a design data (CAD bit map), an acceptable value cannot be set up for every wiring. Therefore, for example, an acceptable value is set up uniformly and there are some etc. which judge a quality from the size of the point of difference (difference) between a CAD pattern and check pattern. the case where it became thin said 1 and there is the check pattern 1 and 2 of width, for example to a CAD pattern as shown in drawing 9 then -- the point of difference between the check pattern 1 and a CAD pattern -- d1 and d2 -- two occur -- d1 and d2 -- it being judged with it being normal, since each size is smaller than an acceptable value, but. One d3 generates the point of difference between the check pattern 2 and a CAD pattern, and in order that the size of d3 (=d1+d2) may become quite large as compared with the time of the check pattern 1 and may exceed an acceptable value, it will be judged with a defect. Thus, a different result to one acceptable value arose, and there was a problem that the reliability of a judgment became low.

[0013]The method of moving the pattern based on a design data in the direction of X, the direction of Y, and each direction of theta, creating an inspecting standard pattern, and comparing an intension relation with an inspected pattern, For example, when adapted for the picture of the printed wired board shown in drawing 7, in order to shift the whole picture, all the straight-line leads 1, 2, and 3 will become the same acceptable value. Therefore, the inspection of two or more line width is impossible. Since mask data only expanded the specification direction (X, Y, theta), as shown in drawing 9, even if the line width which became thin was the same defect, the defect and the judgment were possible for the check pattern 2, but there was a problem that an erroneous decision would be carried out to the check pattern 1 being normal.

[0014]This invention was made in view of the above-mentioned point, and can conduct pattern inspection about each circuit pattern in which line width and shape differ from a size, and can set up an acceptable value for every wiring, and an object of this invention is to provide the pattern inspection method whose high-precision inspection is attained, and its device.

[0015]

[Means for Solving the Problem]In a pattern inspection device which inspects by the invention according to claim 1 detecting a defect generated in a circuit pattern which has several lands from

which several wiring which was formed in an inspected thing, and in which line width differs and shape, and a size differ, A fatal area pattern in which it is generated from a design data for forming said circuit pattern, and an indispensable field corresponding to the central part of said circuit pattern is shown is compared with check pattern obtained from a circuit pattern of said inspected lifter, and it has a comparison means by which disagreement of both patterns detects a defect.

[0016] Thus, since a fatal area pattern is compared with check pattern and disagreement of both patterns detects a defect, even if it is a large-sized circuit pattern, a defect of an indispensable field corresponding to the central part of this circuit pattern is detectable with high precision. The invention according to claim 2 is provided with the following.

A pattern for large-sized pattern conversion corresponding to [in the pattern inspection device according to claim 1, it is generated from said design data, and] the central part of said circuit pattern.

An edge part pattern production means which takes out an edge part pattern which calculated check pattern obtained from a circuit pattern of said inspected lifter, and deleted the central part of said check pattern.

A measuring means which measures the length of line width of said edge part pattern, and detects a defect when said line width is outside the range of an acceptable value.

[0017] Thus, since the length of line width of an edge part pattern which deleted the central part of check pattern is measured, and a defect is detected when line width is outside the range of an acceptable value, even if it is a large-sized circuit pattern, a defect of an edge part pattern of this circuit pattern is detectable with high precision. In a pattern inspection method which inspects by the invention according to claim 3 detecting a defect generated in a circuit pattern which has several lands from which two or more wiring and shape which were formed in an inspected thing where line width differs differ, A fatal area pattern in which it is generated from a design data for forming said circuit pattern, and an indispensable field corresponding to the central part of said circuit pattern is shown is compared with check pattern obtained from a circuit pattern of said inspected lifter, and disagreement of both patterns detects a defect.

[0018] Thus, since a fatal area pattern is compared with check pattern and disagreement of both patterns detects a defect, even if it is a large-sized circuit pattern, a defect of an indispensable field corresponding to the central part of this circuit pattern is detectable with high precision. In the pattern inspection method according to claim 3 the invention according to claim 4, A pattern for large-sized pattern conversion corresponding to [it is generated from said design data and] the central part of said circuit pattern, Check pattern obtained from a circuit pattern of said inspected lifter is calculated, and an edge part pattern which deleted the central part of said check pattern is taken out, the length of line width of said edge part pattern is measured, and a defect is detected when said line width is outside the range of an acceptable value.

[0019] Thus, since the length of line width of an edge part pattern which deleted the central part of check pattern is measured, and a defect is detected when line width is outside the range of an acceptable value, even if it is a large-sized circuit pattern, a defect of an edge part pattern of this circuit pattern is detectable with high precision. In the pattern inspection method according to claim 4, the invention according to claim 5 has the acceptable value pattern which was generated from said design data and registered an acceptable value at least for every address of said circuit pattern, and acquires the range of an acceptable value over said line width from said acceptable value pattern.

[0020] Thus, since the range of an acceptable value over line width is acquired from an acceptable value pattern which registered an acceptable value for every address of a circuit pattern, the range of an acceptable value can be changed for every circuit pattern. In the pattern inspection method according to claim 3 or 4, the invention according to claim 6 said fatal area pattern, It is missing with a

position gap permissible dose, only a difference permissible dose which is total value with a permissible dose reduces a circuit pattern generated from said design data, and 1 pixel is left and created about a portion below said difference permissible dose.

[0021] Thus, a fatal area pattern can be created by being missing with a position gap permissible dose, and only a difference permissible dose which is total value with a permissible dose reducing a circuit pattern, and leaving 1 pixel about a portion below said difference permissible dose. In the pattern inspection method according to claim 6, said pattern for large-sized pattern conversion reduces said fatal area pattern by a predetermined pixel number, and the invention according to claim 7 creates it.

[0022] Thus, a pattern for large-sized pattern conversion can be created by reducing a fatal area pattern by a predetermined pixel number. In the pattern inspection method according to claim 4, length measurement of line width of said edge part pattern performs radial length measurement of said edge part pattern, and the invention according to claim 8 makes the minimum length measurement value line width.

[0023] Thus, the length of line width of an edge part pattern can be measured by performing radial length measurement and making the minimum length measurement value into line width.

[0024]

[Embodiment of the Invention] In this invention, tolerance level is set up for every wiring. Usually, since capacity becomes large in order to hold as bitmapped image data, the CAD bit map which is a design data is saved by the data of vector form. It comprises an aperture list which the details of the aperture described as the deployment command in which the starting point, the end point, and the aperture were described to be vector data.

[0025] An example of vector data is shown in drawing 10 (A) and (B). It is on wiring with the code showing the kind of aperture, and actual size and its aperture, and the kind showing whether it is equivalent to what is described by the aperture list shown in drawing 10 (A). For example, if it is A01, a lead will be drawn by a circular aperture 100 micrometers in diameter. If it is B02, one side of a square will draw a land by the aperture which is 500 micrometers. The starting point, the end point, and the aperture are described by the deployment command shown in drawing 10 (B). What was developed to the CAD bit map according to this vector data is shown in drawing 11.

[0026] As shown in drawing 12 (A), in this invention, the code, kind, and size of each part (part) have added the acceptable value to the written aperture list for every wiring, and it The data of this aperture list, The acceptable value pattern shown in drawing 12 (C) is created using the vector data which consists of a deployment command shown in drawing 12 (B). The value of the minimum conductor spacing, etc. are beforehand set to places (base material part = airspace part) other than a wiring section on the CAD pattern shown in drawing 12 (D) by this acceptable value pattern.

[0027] Although the conventional usual CAD bit map is the binary data (pattern signal) in which it was shown for every address whether it is wiring, In this invention, as shown in drawing 12 (C), to each address, a kind, a size, tolerance level, etc. are added, it is considered as the data of a multiple value, and this is made into the acceptable value pattern in addition to the pattern signal. Next, the fatal area pattern created by this invention is explained. When creating a CAD bit map from vector data, this CAD bit map A position gap permissible dose, It is made to reduce by the difference permissible dose which is the total value of the chip permission length in a large-sized pattern, and the fatal area pattern in which the indispensable field corresponding to the central part of a circuit pattern (in this case, land) is shown is created. The CAD bit map shown in drawing 13 (A) is specifically created, only a position gap permissible dose carries out the reducing process of this, and the pattern of drawing 13 (B) is obtained. The fatal area pattern which carries out the reducing process of the CAD bit map shown in drawing 13 (A) by a difference permissible dose, and is shown in drawing 13 (C) is obtained.

[0028] However, when reducing, since the pattern of a difference permissible dose will be eliminated, width performs at least 1 pixel of thinning to leave in this case. When creating a fatal area pattern, the

above-mentioned difference permissible dose is added to the acceptable value pattern as an after-conversion size. The size after this conversion is used as a reference value in the case of the judgment by a radial length measuring part.

[0029]By drawing 13 (A), (B), and (C), as an example, a position gap permissible dose shall be 50 micrometers, and the difference permissible dose is 250 micrometers. When this figure was 10 micrometers in resolution, minimum line width is 100 micrometers (10 pixels) and alignment accuracy assumes that it is a grade with which a position doubles in the amount of gaps of less than one line width, it is a meaning from which a position gap is set to **50 micrometers (5 pixels). The chip defective acceptable value of the large-sized pattern was 200 micrometers (20 pixels). Thus, the field of the created fatal area pattern must exist on normal check pattern. Because, it is because it is the pattern which expected and created ** and a difference permission tatami. When the and operation of a normal pattern and a fatal area pattern is performed (setting the other substrate portion to 0 by making a pattern part into the value 1), if normal, it will be set to 1 and a defect will be conversely set to 0.

[0030]The check pattern P1 shown in drawing 14 (A) has two chips K1 and K2. The and operation of this and the fatal area pattern P2 shown in drawing 14 (C) with crepe is performed. In this case, as shown in drawing 14 (B), the position gap with the check pattern P1 and the fatal area pattern P2 is in the tolerance level shown in a slash part (less than 50 micrometers). At this time, since the large chip K2 lapped with the fatal area pattern P2 and this is invaded, it is a defect, the small chip K1 does not lap with the fatal area pattern P2, and since this is not invaded, a defect does not become.

[0031]Next, the pattern for large-sized pattern conversion created by this invention is explained. By carrying out predetermined pixel number part (for example, 1 pixel) reduction of the fatal area pattern P2 as shown in drawing 15 (A), the pattern P3 for large-sized pattern conversion as shown in drawing 15 (B) corresponding to the central part of a circuit pattern is created. In other words, the 1-pixel pattern of the lead wire part of the fatal area pattern P2 is deleted, and the pattern P3 for large-sized pattern conversion turns into a pattern of only the large-sized pattern corresponding to a land.

[0032]Creation of the above-mentioned fatal area pattern and the pattern for large-sized pattern conversion is collectively shown in drawing 16. Among the figure, a position gap permissible dose is added to the CAD bit map 22, it develops, a reducing process is carried out by a difference permissible dose, and the fatal area pattern 24 is obtained. The pattern 25 for large-sized pattern conversion is created by reducing this by 1 pixel. Drawing 17 shows the block lineblock diagram of one example of the pattern inspection device of this invention. The acceptable value pattern created from CAD data as shown in drawing 12 (C) is stored in the storage parts store 30 among the figure. The pattern for large-sized pattern conversion created from CAD data as shown in drawing 15 (B) is stored in the storage parts store 32, and the fatal area pattern created from CAD data as shown in drawing 13 (C) is stored in the storage parts store 34. The above-mentioned acceptable value pattern, the pattern for large-sized pattern conversion, and each fatal area pattern make a pattern part the value 1, and make the other portion the value 0.

[0033]Examination images, such as an inspected printed wired board picturized with the CCD camera of the optical system 36, etc., are once memorized by the storage parts store 38. After binarization (making the other substrate portion into the value 0 by making a pattern part into the value 1) of the image data of the examination image read from here is carried out by the pretreatment part 40, it is supplied to the alignment part 42. In the alignment part 42, alignment of the acceptable value pattern read from the storage parts store 30 and the check pattern of the binarization data of an examination image is performed. The check pattern by which alignment was carried out to the acceptable value pattern is supplied to the comparison-operation part 44 and the operation part 46.

[0034]As the comparison-operation part 44 performs the and operation of check pattern and the fatal area pattern read from the storage parts store 32 and it was shown in drawing 14 (B), By a chip,

disappearance, etc., it judges [be / a portion which does not lap with a fatal field] with a defect to check pattern, and this decision result is supplied to the quality result output part 50. As opposed to the examination image which the operation part 46 performs the IKUSUKURUSHIBUOA operation of check pattern and the pattern for large-sized pattern conversion read from the storage parts store 32, for example, is shown in drawing 18 (A), The EXOR pattern as an edge part pattern which hollowed and deleted the portion corresponding to the pattern for large-sized pattern conversion, and deleted the central part of check pattern as shown in drawing 18 (B) is obtained, and the radial length measuring part 48 is supplied.

[0035]Next, the judgment method in the radial length measuring part 48 is explained. Since the length measurement sensor 60 does not intersect the outline of large-sized check pattern as shown in drawing 18 (A) if it is going to measure the length of large-sized check pattern using the length measurement sensor of a predetermined size, the problem that the length of check pattern cannot be measured arises. then, the length of large-sized check pattern can be measured by the length measurement sensor 60 by performing the pattern for large-sized pattern conversion (it is contained in a fatal area pattern and a fatal area pattern is inspected in the comparison-operation part 44), and an IKUSUKURUSHIBUOA operation — EXOR PATANHE conversion is carried out.

[0036]Thereby, as shown in drawing 18 (B), the length of a non-inspecting region can be measured now by the length measurement sensor 60. This length measurement sensor 60 is arranged from the center in a diametral direction at eight directions and a 22.5-degree unit, and makes a realistic size the length for 64 pixels (640 micrometers). It simplifies on drawing and the length measurement sensor shown in drawing 18 is made into four directions. Length measurement makes the minimum length measurement value line width in a deed and 8 lay length whose length was measured only to the pixel object nature was accepted to be.

[0037]The radial length measuring part 48 will judge whether it is inside of tolerance level as compared with the acceptable value pattern of the pixel corresponding to each pixel on the above-mentioned scanning locus read from the storage parts store 30, if the length measurement value to each pixel on the scanning locus shown in drawing 18 (C) as the solid line 62 is obtained. If it is in tolerance level, it will suppose that it is normal, and if it is not in tolerance level, a decision result will be supplied to the quality result output part 50 as a defect.

[0038]For example, the length is measured about the EXOR pattern 70 shown in drawing 19, and suppose that the address of the chip portion 72 of the EXOR pattern 70 was (530,150). At this time, the shortest length measurement value became line width, and this was 180 micrometers. Here, when the address (530,150) of an acceptable value pattern is referred to, the after-conversion size which is design width is 250 micrometers, and an acceptable value is **100 micrometers.

[0039]For this reason, if line width is 150–350 micrometers, it will be judged with it being normal, but since the shortest length measurement value is 180 micrometers as shown in drawing 19, it is judged with this chip portion 72 being normal. A comparison means given in a claim corresponds to the comparison-operation part 44, an edge part pattern production means corresponds to the operation part 46, and a measuring means corresponds to the radial length measuring part 48.

[0040]

[Effect of the Invention]The fatal area pattern in which the invention according to claim 1 is generated from the design data for forming a circuit pattern like ****, and the indispensable field corresponding to the central part of said circuit pattern is shown, The check pattern obtained from the circuit pattern of said inspected lifter is compared, and it has a comparison means by which the disagreement of both patterns detects a defect.

[0041]Thus, since a fatal area pattern is compared with check pattern and the disagreement of both patterns detects a defect, even if it is a large-sized circuit pattern, the defect of the indispensable field corresponding to the central part of this circuit pattern is detectable with high precision. The

invention according to claim 2 is provided with the following.

The pattern for large-sized pattern conversion corresponding to [it is generated from a design data and] the central part of said circuit pattern.

The edge part pattern production means which takes out the edge part pattern which calculated the check pattern obtained from the circuit pattern of said inspected lifter, and deleted the central part of said check pattern.

The measuring means which measures the length of the line width of said edge part pattern, and detects a defect when said line width is outside the range of an acceptable value.

[0042] Thus, since the length of the line width of the edge part pattern which deleted the central part of check pattern is measured, and a defect is detected when line width is outside the range of an acceptable value, even if it is a large-sized circuit pattern, the defect of the edge part pattern of this circuit pattern is detectable with high precision. The fatal area pattern in which the invention according to claim 3 is generated from the design data for forming a circuit pattern, and the indispensable field corresponding to the central part of said circuit pattern is shown, The check pattern obtained from the circuit pattern of said inspected lifter is compared, and the disagreement of both patterns detects a defect.

[0043] Thus, since a fatal area pattern is compared with check pattern and the disagreement of both patterns detects a defect, even if it is a large-sized circuit pattern, the defect of the indispensable field corresponding to the central part of this circuit pattern is detectable with high precision. The pattern for large-sized pattern conversion corresponding to [the invention according to claim 4 is generated from a design data, and] the central part of said circuit pattern, The check pattern obtained from the circuit pattern of said inspected lifter is calculated, and the edge part pattern which deleted the central part of said check pattern is taken out, the length of the line width of said edge part pattern is measured, and a defect is detected when said line width is outside the range of an acceptable value.

[0044] Thus, since the length of the line width of the edge part pattern which deleted the central part of check pattern is measured, and a defect is detected when line width is outside the range of an acceptable value, even if it is a large-sized circuit pattern, the defect of the edge part pattern of this circuit pattern is detectable with high precision. The invention according to claim 5 has the acceptable value pattern which was generated from the design data and registered the acceptable value at least for every address of said circuit pattern, and acquires the range of the acceptable value over said line width from said acceptable value pattern.

[0045] Thus, since the range of the acceptable value over line width is acquired from the acceptable value pattern which registered the acceptable value for every address of a circuit pattern, the range of an acceptable value can be changed for every circuit pattern. In the invention according to claim 6, it is missing with a position gap permissible dose, only the difference permissible dose which is total value with a permissible dose reduces the circuit pattern generated from said design data, and a fatal area pattern leaves and creates 1 pixel about the portion below said difference permissible dose. Thus, a fatal area pattern can be created by being missing with a position gap permissible dose, and only the difference permissible dose which is total value with a permissible dose reducing a circuit pattern, and leaving 1 pixel about the portion below said difference permissible dose.

[0046] In the invention according to claim 7, the pattern for large-sized pattern conversion contracts by a predetermined pixel number, and creates said fatal area pattern. Thus, the pattern for large-sized pattern conversion can be created by reducing a fatal area pattern by a predetermined pixel number. In the invention according to claim 8, length measurement of the line width of an edge part pattern performs radial length measurement of said edge part pattern, and makes the minimum length measurement value line width.

[0047] Thus, the length of the line width of an edge part pattern can be measured by performing radial length measurement and making the minimum length measurement value into line width.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a block lineblock diagram of the conventional pattern inspection device.

[Drawing 2]It is a block lineblock diagram of the conventional pattern inspection device.

[Drawing 3]It is a flow chart of the processing performed in the category map conversion circuit, quality decision rule dictionary, and comparison circuit of drawing 2.

[Drawing 4]It is a figure for explaining the quality decision of a printed wired board.

[Drawing 5]It is a figure for explaining a searching method.

[Drawing 6]It is a figure showing a lead pattern.

[Drawing 7]It is a figure showing the normal circuit pattern in which two or more line width is intermingled.

[Drawing 8]It is a figure showing a length measurement sensor.

[Drawing 9]It is a figure in which becoming thin and showing the check pattern of width said 1.

[Drawing 10]It is a figure showing an example of vector data.

[Drawing 11]It is a figure showing the CAD bit map developed from the vector data of drawing 10.

[Drawing 12]It is a figure showing one example of the vector data of this invention.

[Drawing 13]It is a figure for explaining creation of a fatal area pattern.

[Drawing 14]It is a figure for explaining the defect in a fatal field.

[Drawing 15]It is a figure for explaining creation of the pattern for large-sized pattern conversion.

[Drawing 16]It is a figure showing creation of a fatal area pattern and the pattern for large-sized pattern conversion collectively.

[Drawing 17]It is a block lineblock diagram of one example of the pattern inspection device of this invention.

[Drawing 18]It is a figure for explaining the pattern inspection of this invention.

[Drawing 19]It is a figure for explaining radial length measurement of an EXOR pattern.

[Description of Notations]

30, 32, 34, and 38 Storage parts store

36 Optical system

40 Pretreatment part

42 Alignment part

44 Comparison-operation part

46 Operation part

50 Quality result output part

60 Length measurement sensor

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-241130

(P2000-241130A)

(43) 公開日 平成12年9月8日(2000.9.8)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 1 B 11/24		G 0 1 B 11/24	F 2 F 0 6 5
11/30		11/30	A 2 F 0 6 9
21/30		21/30	Z 2 G 0 5 1
G 0 1 N 21/88		H 0 5 K 3/00	Q 5 B 0 5 7
G 0 6 T 7/00		G 0 1 N 21/88	6 4 5 B 5 L 0 9 6

審査請求 未請求 請求項の数 8 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願平11-45298

(22) 出願日 平成11年2月23日(1999.2.23)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 岡田 英夫

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(72) 発明者 安藤 護俊

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(74) 代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

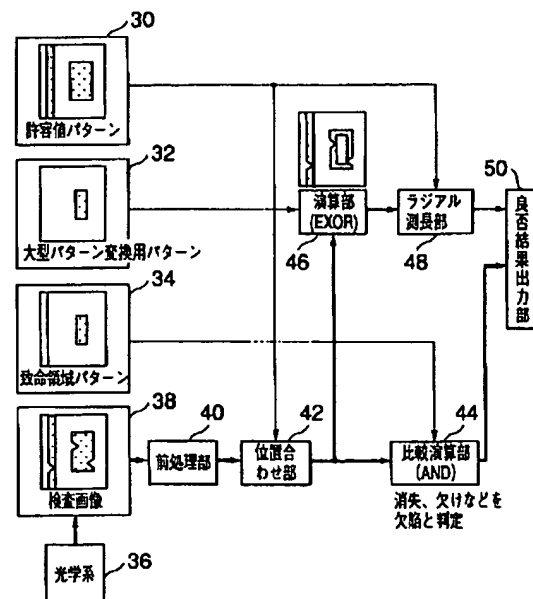
(54) 【発明の名称】 パターン検査方法及びその装置

(57) 【要約】

【課題】 本発明は、線幅や形状や大きさの異なる配線パターンそれぞれについてパターン検査を行うことができ、配線毎に許容値を設定でき、精度の高い検査が可能となるパターン検査方法及びその装置を提供することを目的とする。

【解決手段】 配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する比較手段44を有する。このように、致命領域パターンと、検査パターンとを比較して、両パターンの不一致により欠陥を検出するため、大型の配線パターンであってもこの配線パターンの中心部に対応する必要不可欠な領域の欠陥を高精度に検出できる。

本発明のパターン検査装置の1実施例のブロック構成図



【特許請求の範囲】

【請求項1】 被検査物に形成された、線幅の異なる複数の配線及び形状や大きさの異なる複数のランドを有する配線パターンに発生した欠陥を検出して検査を行うパターン検査装置において、

前記配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターン比較手段を有することを特徴とするパターン検査装置。

【請求項2】 請求項1記載のパターン検査装置において、

前記設計データから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出す周縁部パターン作成手段と、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出する測長手段とを有することを特徴とするパターン検査装置。

【請求項3】 被検査物に形成された、線幅の異なる複数の配線及び形状の異なる複数のランドを有する配線パターンに発生した欠陥を検出して検査を行うパターン検査方法において、

前記配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出することを特徴とするパターン検査方法。

【請求項4】 請求項3記載のパターン検査方法において、

前記設計データから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出し、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出することを特徴とするパターン検査方法。

【請求項5】 請求項4記載のパターン検査方法において、

前記設計データから生成され前記配線パターンの各アドレス毎に少なくとも許容値を登録した許容値パターンを有し、前記線幅に対する許容値の範囲を前記許容値パターンから得ることを特徴とするパターン検査方法。

【請求項6】 請求項3または4記載のパターン検査方

法において、

前記致命領域パターンは、前記設計データから生成された配線パターンを位置ずれ許容量と欠け許容量との合計値である相違許容量だけ縮小し、前記相違許容量以下の部分については1画素分を残して作成することを特徴とするパターン検査方法。

【請求項7】 請求項6記載のパターン検査方法において、

前記大型パターン変換用パターンは、前記致命領域パターンを所定画素数分だけ縮小して作成することを特徴とするパターン検査方法。

【請求項8】 請求項4記載のパターン検査方法において、

前記周縁部パターンの線幅の測長は、前記周縁部パターンのラジアル測長を行い、最小の測長値を線幅とすることを特徴とするパターン検査方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はパターン検査方法及びその装置に関し、特に、プリント配線板のパターンを検査するパターン検査方法及びその装置に関する。近年、電子機器の高密度化に伴い、電子機器内部のプリント配線板も高密度配線を目的とした多層薄膜パターンの開発が盛んになっている。この製造工程においては、配線パターンの欠けまたは断線や短絡などのパターン検査が必須である。配線パターンは増々微細化しているため、この検査は、もはや作業者の目視では困難となっているため、自動外観検査装置が使われている。

【0002】

【従来の技術】従来の配線パターンの欠陥を自動検査するための技術は、光学的に配線パターンを読み取り、電気信号に変換する。一般的には、ここで二値化画像を得る。そして、得られた画像から欠陥を検出する。従来の技術として、本出願人の提案になる特開昭62-263404号(特願昭61-107407号)に記載の装置がある。図1は、この従来のパターン検査装置のブロック構成図を示す。同図中、検査対象のプリント配線板1をCCDカメラ2で撮像し、得られたアナログ画像信号を二値化回路3で二値化し、記憶回路4に記憶する。測長回路5は、放射状の測長センサを用いて、各方向のパターンの長さを測長し、パターンの中心であるか否かを調べる(中心検出6)。ラジアルコード化回路7は、中心となったものに対して、複数方向のパターンの長さの値を「ラジアルコード」と呼ばれる16ビットのコードに変換する。予め各ラジアルコードの良否を記憶した欠陥辞書8と、検出したラジアルコードを対応させて良否(正常、または、欠陥)を判定する。この方法は、辞書データを入れ換えることができるので、様々なパターンに適用できる汎用性を持っている。

【0003】さらに、上記の発明を改良するものとして

本出願人の提案になる特開平5-264240号公報に記載の装置がある。図2は、この従来のパターン検査装置のブロック構成図を示す。同図中、図1と同一部分には同一符号を付す。図2において、予め各ラジアルコードの良否を記憶した欠陥辞書8と、検出したラジアルコードを対応させて良否（正常、または、欠陥候補）を判定するまでは、図1と同一である。

【0004】この後、カテゴリ変換回路10で各ラジアルコードをカテゴリ（例えば、銅残り、突起）を表すカテゴリコードに変換し、カテゴリマップ変換回路11で欠陥候補のカテゴリを中心として、周囲のカテゴリ分布を探索し、良否判定ルール辞書12を用いて、大局的に良否と欠陥の種類を判定する。図3は、カテゴリマップ変換回路11及び良否判定ルール辞書12及び比較回路14で行う処理のフローチャートを示す。ステップS1では、カテゴリ変換回路10からカテゴリコードを供給されてカテゴリの分布を表すカテゴリマップを作成する。次にステップS2で入力カテゴリと一致するカテゴリが良否判定辞書12にあるか否かを判定し、例えば入力カテゴリが「銅残り」として良否判定辞書12にあった場合には、ステップS3で具体的な探索方法を探索方法辞書13から読み取る。銅残りの場合、探索方法は例えば「両側探索」となる。

【0005】次に、ステップS4ではカテゴリマップ上で上記銅残りを中心として両側探索を行い、ステップS5で比較回路14は探索カテゴリ（直線リードやランド等）を探索できたか否かによって、正常（孤立銅残り）または異常（銅残り）等の判定を行って、その判定結果を出力する。例えば、図4（A）に示すプリント配線板20について、同図（B）、（C）、（D）それぞれに示す銅残り1、2、3の良否判定を行う場合は、次のような探索方法と良否判定ルールを用いる。探索方法は、図5に示すように、あるカテゴリXを中心として、ある方向Aと、その方向Aと180度異なる方向Bの両方に、指定カテゴリYが存在するかを調べる探索方法を用いる。

【0006】良否判定ルールは、この探索方法を用いて、銅残りカテゴリを中心として、両側に間隔不良カテゴリがあれば「銅残り欠陥」、間隔不良カテゴリが片側だけに存在、もしくは、両側に存在しない場合は「正常銅残り」とする良否判定ルールを用いる。具体的に、図4（B）の銅残り1の場合は、銅残り1の両側に間隔不良のカテゴリが存在しないので、「正常銅残り」と判定できる。図4（C）の銅残り2の場合は、間隔不良のカテゴリが銅残り2の片側だけにしか存在しないため、「正常銅残り」と判定できる。

【0007】また、図4（D）の銅残り3の場合は、両側に間隔不良のカテゴリが存在するため、「銅残り欠陥」となり、良否と種類を判定できる。この方法は、ラジアルコードをカテゴリに変換することにより、大局的

に良否を判定でき、良否結果を欠陥の種類を含めて出力することができる。この他にも、設計データ（CADビットマップ）を利用した検査方法が提案されている。CADビットマップ参照型の検査論理では、基本的に、CADビットマップを欠陥がない正常（理想的）な配線パターンとしてとらえ、被検査パターンとの相違点（差分）を抽出し、その相違点を欠陥と判定するか、もしくは、得られた相違点をさらに、高度に欠陥と正常に分類するかなどの検査を行う。

10 【0008】その他の従来技術として、本出願人の提案になる特開平3-163845号公報に記載の装置がある。この従来技術では、設計データに基づいたパターンをX方向、Y方向、θ方向それぞれに移動させて検査基準パターンを作成して許容範囲を設定しており、この検査基準パターンと被検査パターンとの内包関係を照合して検査を行っている。

【0009】

【発明が解決しようとする課題】図1、図2に示す従来のラジアルマッチングを行う検査装置では、1種類のリードパターンに対して、検査規格より許容範囲（正常なリードと判定する範囲）を設定していた。例えば、図6のようなリードパターンがあった場合、線幅測長値a、b、cよりそれぞれ、正常、細り、太りと判定される。ところが、従来の検査装置は、線幅許容範囲を1種類しか設定できず、複数の線幅に対応できない。

【0010】例えば、図7に示すような複数の線幅が混在する正常配線パターンの場合を考える。このパターンに対して、例えば、直線リード2を基準として許容範囲を設定すると、直線リード1は細り、直線リード2は太りと判定される。しかし、本来は、いずれも正常な直線リードであるから、誤判定をしたことになる。また、直線リード1を基準として、許容範囲を設定した場合は、直線リード2、3ともに太りとなり、直線リード3を基準とした場合は、直線リード1、2ともに細りとなり、いずれも誤判定となる。その他にもランドの大きさがさまざまあるものに対しても、許容値を複数設定できないため、上記と同様な不具合が生じる。また、仮に複数の線幅を設定できたとしても、各線幅やランドに対して別々の許容範囲を設定したい場合には、どの配線に対してどの許容値を設定すればよいかわからないという問題があった。

【0011】図1、図2に示す従来のラジアルマッチングを行う検査装置では、図8に示す測長センサの大きさを越えるものを測長することはできない。このため、測長センサは配線パターンに適合した大きさに設定しなければならない。しかし、複数の線幅を有するものや、大きなランド（パット）を有するプリント配線板においては、できる限り測長センサを大きく設定しなくてはならない。しかし、測長センサを大きくすればするほど、図8に示すセンサ間の間隔が大きくなるため、正しく形状

を認識することができなくなる。また、現実問題として、測長センサの大きさをあまり大きくすると、レジスタ等の回路規模が大きくなり、処理時間がかかるといった問題が生じる。

【0012】設計データ(CADビットマップ)を利用した検査方法では、各配線ごとに許容値を設定することができない。よって、例えば、許容値を一律に設定し、CADパターンと検査パターンとの相違点(差分)の大きさから良否を判定するものなどがある。そのときは、例えば、図9に示すようなCADパターンに対して、同一細り幅の検査パターン1、2があった場合、検査パターン1とCADパターンとの相違点はd1とd2との2つ発生し、d1、d2それぞれの大きさは許容値より小さいため正常と判定されるが、検査パターン2とCADパターンとの相違点は、d3が1つ発生し、d3(=d1+d2)の大きさは検査パターン1のときと比較してかなり大きくなり許容値を超えるため欠陥と判定されることになる。このように1つの許容値に対して異なる結果が生じ、判定の信頼性が低くなるという問題があった。

【0013】また、設計データに基づいたパターンをX方向、Y方向、θ方向それぞれに移動させて検査基準パターンを作成し被検査パターンとの内包関係を照合する方法を、例えば、図7に示すプリント配線板の画像に適応した場合には、画像全体をシフトするために、直線リード1、2、3の全てが同一許容値となってしまうことになる。よって、複数線幅の検査は不可能である。また、マスクデータは、指定方向(X、Y、θ)を拡大しただけであるため、図9に示すように、細った線幅は同一の欠陥であっても、検査パターン2は欠陥と判定可能であるが、検査パターン1は正常と誤判定することになるという問題があった。

【0014】本発明は、上記の点に鑑みてなされたもので、線幅や形状や大きさの異なる配線パターンそれぞれについてパターン検査を行うことができ、また、配線毎に許容値を設定でき、精度の高い検査が可能となるパターン検査方法及びその装置を提供することを目的とする。

【0015】

【課題を解決するための手段】請求項1に記載の発明は、被検査物に形成された、線幅の異なる複数の配線及び形状や大きさの異なる複数のランドを有する配線パターンに発生した欠陥を検出して検査を行うパターン検査装置において、前記配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する比較手段を有する。

【0016】このように、致命領域パターンと、検査パ

ターンとを比較して、両パターンの不一致により欠陥を検出するため、大型の配線パターンであってもこの配線パターンの中心部に対応する必要不可欠な領域の欠陥を高精度に検出できる。請求項2に記載の発明は、請求項1記載のパターン検査装置において、前記設計データから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出す周縁部パターン作成手段と、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出する測長手段とを有する。

【0017】このように、検査パターンの中心部を削除した周縁部パターンの線幅を測長して線幅が許容値の範囲外であるとき欠陥を検出するため、大型の配線パターンであってもこの配線パターンの周縁部パターンの欠陥を高精度に検出できる。請求項3に記載の発明は、被検査物に形成された、線幅の異なる複数の配線及び形状の異なる複数のランドを有する配線パターンに発生した欠陥を検出して検査を行うパターン検査方法において、前記配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する。

【0018】このように、致命領域パターンと、検査パターンとを比較して、両パターンの不一致により欠陥を検出するため、大型の配線パターンであってもこの配線パターンの中心部に対応する必要不可欠な領域の欠陥を高精度に検出できる。請求項4に記載の発明は、請求項3記載のパターン検査方法において、前記設計データから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出し、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出する。

【0019】このように、検査パターンの中心部を削除した周縁部パターンの線幅を測長して線幅が許容値の範囲外であるとき欠陥を検出するため、大型の配線パターンであってもこの配線パターンの周縁部パターンの欠陥を高精度に検出できる。請求項5に記載の発明は、請求項4記載のパターン検査方法において、前記設計データから生成され前記配線パターンの各アドレス毎に少なくとも許容値を登録した許容値パターンを有し、前記線幅に対する許容値の範囲を前記許容値パターンから得る。

【0020】このように、配線パターンの各アドレス毎に許容値を登録した許容値パターンから線幅に対する許容値の範囲を得るため、配線パターン毎に許容値の範囲を異ならせることができる。請求項6に記載の発明は、

請求項3または4記載のパターン検査方法において、前記致命領域パターンは、前記設計データから生成された配線パターンを位置ずれ許容量と欠け許容量との合計値である相違許容量だけ縮小し、前記相違許容量以下の部分については1画素分を残して作成する。

【0021】このように配線パターンを位置ずれ許容量と欠け許容量との合計値である相違許容量だけ縮小し、前記相違許容量以下の部分については1画素分を残すことにより、致命領域パターンを作成することができる。請求項7に記載の発明は、請求項6記載のパターン検査方法において、前記大型パターン変換用パターンは、前記致命領域パターンを所定画素数分だけ縮小して作成する。

【0022】このように、致命領域パターンを所定画素数分だけ縮小することにより、大型パターン変換用パターンを作成することができる。請求項8に記載の発明は、請求項4記載のパターン検査方法において、前記周縁部パターンの線幅の測長は、前記周縁部パターンのラジアル測長を行い、最小の測長値を線幅とする。

【0023】このように、ラジアル測長を行い、最小の測長値を線幅とすることにより、周縁部パターンの線幅を測長することができる。

【0024】

【発明の実施の形態】本発明では、各配線ごとに許容範囲を設定する。通常、設計データであるCADビットマップは、ビットマップ画像データとして保持するには、容量が大きくなるため、ベクトル形式のデータで保存される。ベクトルデータとは、開始点と終了点、及び、アパーチャが記述された展開命令と、アパーチャの詳細が記されたアパーチャリストで構成されている。

【0025】図10(A)、(B)にベクトルデータの一例を示す。図10(A)に示すアパーチャリストには、アパーチャの種類を表すコードと、寸法、そして、そのアパーチャが実際の配線上で何に相当するかを表す種類が記述されている。例えば、A01であれば、円形の直径100 μ mのアパーチャで、リードを描くことになる。また、B02であれば、正方形の一辺が500 μ mのアパーチャでランドを描くことになる。図10

(B)に示す展開命令では、開始点と終了点、及び、アパーチャが記述されている。このベクトルデータに従ってCADビットマップに展開したものを図11に示す。

【0026】本発明では、図12(A)に示すように、各部(パーツ)のコードと種類と寸法が書かれたアパーチャリストに、配線毎に許容値を付加しており、このアパーチャリストのデータと、図12(B)に示す展開命令からなるベクトルデータを用いて、図12(C)に示す許容値パターンを作成する。また、この許容値パターンで図12(D)に示すCADパターン上で配線部以外の場所(基材部=空域部)には、あらかじめ、最小導体間隔の値などを設定しておく。

【0027】従来の通常のCADビットマップは、各アドレスごとに配線か否かを示した二値データ(パターン信号)であるが、本発明においては、図12(C)に示すように、各アドレスに対して、パターン信号以外に、種類、寸法、許容範囲などを付加して多値のデータとし、これを許容値パターンとしている。次に、本発明で作成する致命領域パターンについて説明する。ベクトルデータからCADビットマップを作成するときに、このCADビットマップを位置ずれ許容量と、大型パターンでの欠け許容長の合計値である相違許容量分だけ縮小させて、配線パターン(この場合、ランド)の中心部に対応する必要不可欠な領域を示す致命領域パターンを作成する。具体的には、図13(A)に示すCADビットマップを作成し、これを位置ずれ許容量だけ縮小処理して図13(B)のパターンが得られる。また、図13

(A)に示すCADビットマップを相違許容量分だけ縮小処理して図13(C)に示す致命領域パターンを得る。

【0028】ただし、縮小するときは、幅が相違許容量のパターンは消去されてしまうので、この場合は、少なくとも1画素は残す細線化処理を行う。さらに、致命領域パターンを作成するときに、許容値パターンに変換後寸法として、上記相違許容量を付加していく。この変換後寸法はラジアル測長部での判定の際に基準値として用いられる。

【0029】図13(A)、(B)、(C)では、一例として、位置ずれ許容量を50 μ m、相違許容量を250 μ mとしている。この数値は、分解能を10 μ mとして、最小線幅が100 μ m(10画素)の場合、位置合わせ精度が線幅1本以内のずれ量で位置が合わせられる程度と仮定したときに、位置ずれが $\pm 50\mu$ m(5画素)となる意味である。また、大型パターンの欠け欠陥許容値は200 μ m(20画素)とした。このようにして作成した致命領域パターンの領域は、正常な検査パターン上で必ず存在しなければならない。なぜならば、相違許容量を見込んで作成したパターンであるためである。正常パターンと致命領域パターンのアンド演算を行った場合(パターン部分を値1、それ以外の基材部分を0として)、正常であれば1となり、逆に欠陥は0となる。

【0030】図14(A)に示す検査パターンP1に2カ所の欠けK1、K2がある。これと、図14(C)に梨地で示す致命領域パターンP2とのアンド演算を行う。この場合、図14(B)に示すように、検査パターンP1と致命領域パターンP2との位置ずれは、斜線部で示す許容範囲内(50 μ m以内)である。このとき、大きい欠けK2は致命領域パターンP2と重なり、これを侵しているのが欠陥であり、小さい欠けK1は致命領域パターンP2と重なっておらず、これを侵していないので欠陥とはならない。

【0031】次に、本発明で作成する大型パターン変換用パターンについて説明する。図15(A)に示すような致命領域パターンP2を所定画素数分(例えば1画素分)縮小することにより、配線パターンの中心部に対応する図15(B)に示すような大型パターン変換用パターンP3が作成される。言い換えると、致命領域パターンP2のリード配線部の1画素のパターンを削除したものであり、大型パターン変換用パターンP3はランドに対応する大型パターンのみのパターンとなる。

【0032】図16に、上記致命領域パターン、大型パターン変換用パターンの作成をまとめて示す。同図中、CADビットマップ22に位置ずれ許容量を付加して展開し、相違許容量分だけ縮小処理して致命領域パターン24を得る。さらに、これを1画素縮小することにより、大型パターン変換用パターン25が作成される。図17は、本発明のパターン検査装置の一実施例のブロック構成図を示す。同図中、記憶部30にはCADデータから作成された、図12(C)に示すような許容値パターンが格納されている。また、記憶部32にはCADデータから作成された、図15(B)に示すような大型パターン変換用パターンが格納され、記憶部34にはCADデータから作成された、図13(C)に示すような致命領域パターンが格納されている。上記の許容値パターン、大型パターン変換用パターン、致命領域パターンそれぞれは、パターン部分を値1、それ以外の部分を値0としている。

【0033】光学系36のCCDカメラ等で撮像された被検査プリント配線板等の検査画像は、一旦、記憶部38に記憶される。ここから読み出された検査画像の画像データは前処理部40で二値化(パターン部分を値1、それ以外の基材部分を値0として)された後、位置合わせ部42に供給される。位置合わせ部42では、記憶部30から読み出された許容値パターンと、検査画像の二値化データの検査パターンとの位置合わせを行う。許容値パターンに対して位置合わせされた検査パターンは、比較演算部44及び演算部46に供給される。

【0034】比較演算部44は、検査パターンと、記憶部32から読み出された致命領域パターンとのAND演算を行い、図14(B)に示したように、検査パターンに欠けや消失などにより、致命領域と重ならない部分があると欠陥と判定し、この判定結果を良否結果出力部50に供給する。演算部46は、検査パターンと、記憶部32から読み出された大型パターン変換用パターンとのイクスクルーシブオア演算を行い、例えば図18(A)に示す検査画像に対して、大型パターン変換用パターンに対応する部分をくりぬいて削除し、図18(B)に示すような検査パターンの中心部を削除した周縁部パターンとしてのEXORパターンを得て、ラジアル測長部48に供給する。

【0035】次に、ラジアル測長部48での判定方法に

ついて説明する。所定の大きさの測長センサを用いて大型の検査パターンを測長しようとすると、図18(A)に示すように、測長センサ60が大型の検査パターンの輪郭と交差しないために、検査パターンを測長できないという問題が生じる。そこで、大型の検査パターンを大型パターン変換用パターン(致命領域パターンに含まれ、致命領域パターンは比較演算部44にて検査)とイクスクルーシブオア演算を行うことにより、測長センサ60で測長可能なEXORパターンへ変換する。

【0036】これにより、図18(B)に示すように、未検査領域を測長センサ60で測長できるようになる。この測長センサ60は中心から直径方向に8方向、22.5度刻みに配置され、現実的な大きさは例えば64画素分(640 μ m)の長さとする。なお、図18に示す測長センサは、作図上簡略化して4方向としている。測長は対象性が認められた画素に対してのみ行い、測長した8方向の長さの中で、最小の測長値を線幅とする。

【0037】ラジアル測長部48は、図18(C)に実線62で示す走査軌跡上の各画素に対する測長値が得られると、記憶部30から読み出された上記走査軌跡上の各画素に対応する画素の許容値パターンと比較して、許容範囲内か否か判定する。許容範囲内であれば正常とし、許容範囲内でなければ欠陥として、判定結果を良否結果出力部50に供給する。

【0038】例えば、図19に示すEXORパターン70について測長を行い、EXORパターン70の欠け部分72のアドレスが(530, 150)であったとする。このとき、最短の測長値が線幅となり、これが180 μ mであった。ここで、許容値パターンのアドレス(530, 150)を参照すると、設計上の幅である変換後寸法は250 μ m、許容値は $\pm 100\mu$ mである。

【0039】このため、線幅が150 \sim 350 μ mであれば正常と判定されるが、図19に示すように、最短の測長値が180 μ mであるため、この欠け部分72は正常と判定される。なお、請求項に記載の比較手段は比較演算部44に対応し、周縁部パターン作成手段は演算部46に対応し、測長手段はラジアル測長部48に対応する。

【0040】

【発明の効果】上述の如く、請求項1に記載の発明は、配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する比較手段を有する。

【0041】このように、致命領域パターンと、検査パターンとを比較して、両パターンの不一致により欠陥を検出するため、大型の配線パターンであってもこの配線パターンの中心部に対応する必要不可欠な領域の欠陥を高精度に検出できる。請求項2に記載の発明は、設計デ

ータから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出す周縁部パターン作成手段と、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出する測長手段とを有する。

【0042】このように、検査パターンの中心部を削除した周縁部パターンの線幅を測長して線幅が許容値の範囲外であるとき欠陥を検出するため、大型の配線パターンであってもこの配線パターンの周縁部パターンの欠陥を高精度に検出できる。また、請求項3に記載の発明は、配線パターンを形成するための設計データから生成され前記配線パターンの中心部に対応する必要不可欠な領域を示す致命領域パターンと、前記被検査物上の配線パターンから得た検査パターンとを比較して、両パターンの不一致により欠陥を検出する。

【0043】このように、致命領域パターンと、検査パターンとを比較して、両パターンの不一致により欠陥を検出するため、大型の配線パターンであってもこの配線パターンの中心部に対応する必要不可欠な領域の欠陥を高精度に検出できる。請求項4に記載の発明は、設計データから生成され前記配線パターンの中心部に対応する大型パターン変換用パターンと、前記被検査物上の配線パターンから得た検査パターンとを演算して、前記検査パターンの中心部を削除した周縁部パターンを取り出し、前記周縁部パターンの線幅を測長して前記線幅が許容値の範囲外であるとき欠陥を検出する。

【0044】このように、検査パターンの中心部を削除した周縁部パターンの線幅を測長して線幅が許容値の範囲外であるとき欠陥を検出するため、大型の配線パターンであってもこの配線パターンの周縁部パターンの欠陥を高精度に検出できる。請求項5に記載の発明は、設計データから生成され前記配線パターンの各アドレス毎に少なくとも許容値を登録した許容値パターンを有し、前記線幅に対する許容値の範囲を前記許容値パターンから得る。

【0045】このように、配線パターンの各アドレス毎に許容値を登録した許容値パターンから線幅に対する許容値の範囲を得るため、配線パターン毎に許容値の範囲を異ならせることができる。請求項6に記載の発明では、致命領域パターンは、前記設計データから生成された配線パターンを位置ずれ許容量と欠け許容量との合計値である相違許容量だけ縮小し、前記相違許容量以下の部分については1画素分を残して作成する。このように配線パターンを位置ずれ許容量と欠け許容量との合計値である相違許容量だけ縮小し、前記相違許容量以下の部分については1画素分を残すことにより、致命領域パターンを作成することができる。

【0046】請求項7に記載の発明では、大型パターン

変換用パターンは、前記致命領域パターンを所定画素数分だけ縮小して作成する。このように、致命領域パターンを所定画素数分だけ縮小することにより、大型パターン変換用パターンを作成することができる。請求項8に記載の発明では、周縁部パターンの線幅の測長は、前記周縁部パターンのラジアル測長を行い、最小の測長値を線幅とする。

【0047】このように、ラジアル測長を行い、最小の測長値を線幅とすることにより、周縁部パターンの線幅を測長することができる。

【図面の簡単な説明】

【図1】従来のパターン検査装置のブロック構成図である。

【図2】従来のパターン検査装置のブロック構成図である。

【図3】図2のカテゴリマップ変換回路及び良否判定ルール辞書及び比較回路で行う処理のフローチャートである。

【図4】プリント配線板の良否判定を説明するための図である。

【図5】探索方法を説明するための図である。

【図6】リードパターンを示す図である。

【図7】複数の線幅が混在する正常配線パターンを示す図である。

【図8】測長センサを示す図である。

【図9】同一細り幅の検査パターンを示す図である。

【図10】ベクトルデータの一例を示す図である。

【図11】図10のベクトルデータから展開されるCADビットマップを示す図である。

【図12】本発明のベクトルデータの一実施例を示す図である。

【図13】致命領域パターンの作成を説明するための図である。

【図14】致命領域内欠陥を説明するための図である。

【図15】大型パターン変換用パターンの作成を説明するための図である。

【図16】致命領域パターン、大型パターン変換用パターンの作成をまとめて示す図である。

【図17】本発明のパターン検査装置の一実施例のブロック構成図である。

【図18】本発明のパターン検査を説明するための図である。

【図19】EXORパターンのラジアル測長を説明するための図である。

【符号の説明】

30、32、34、38 記憶部

36 光学系

40 前処理部

42 位置合わせ部

44 比較演算部

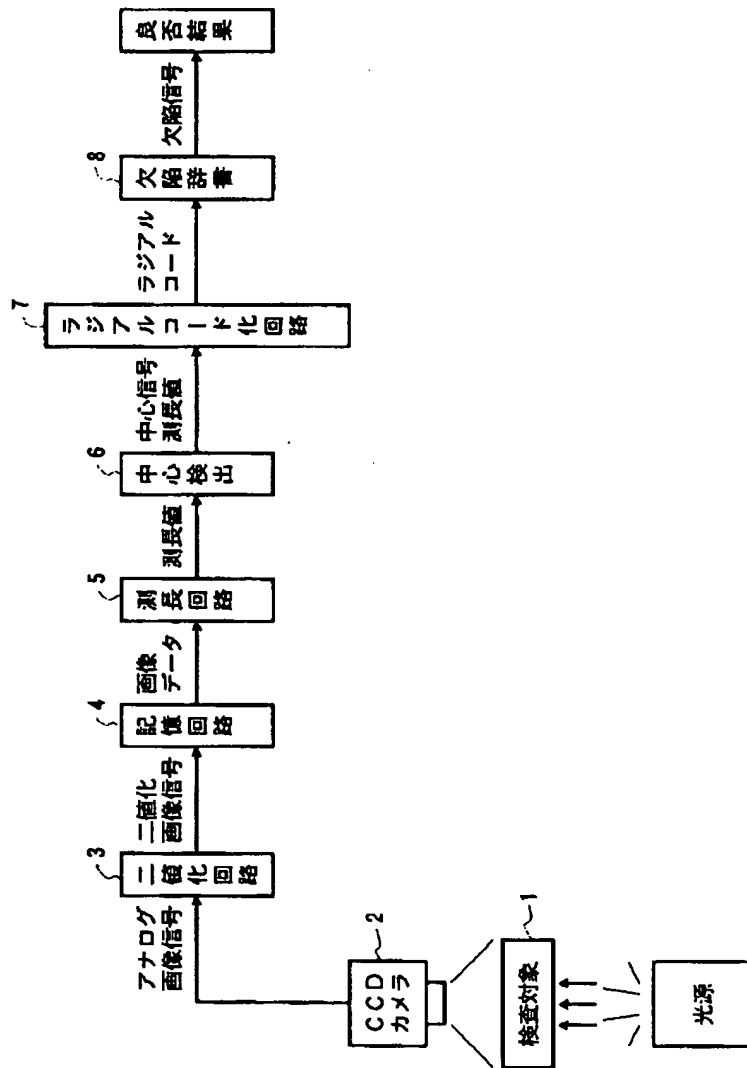
46 演算部
50 良否結果出力部

* 60 測長センサ

*

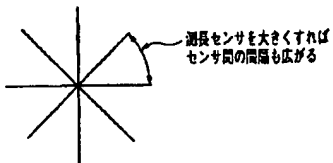
【図1】

従来のパターン検査装置のブロック構成図



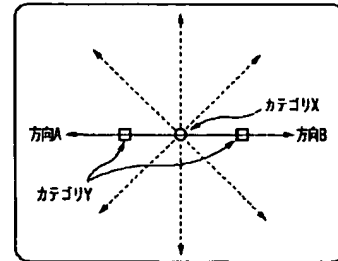
【図8】

測長センサを示す図



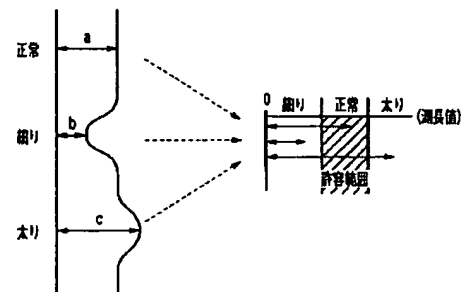
【図5】

探索方法を説明するための図



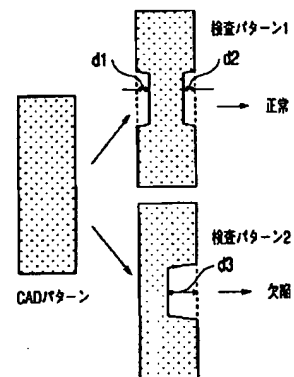
【図6】

リードパターンを示す図



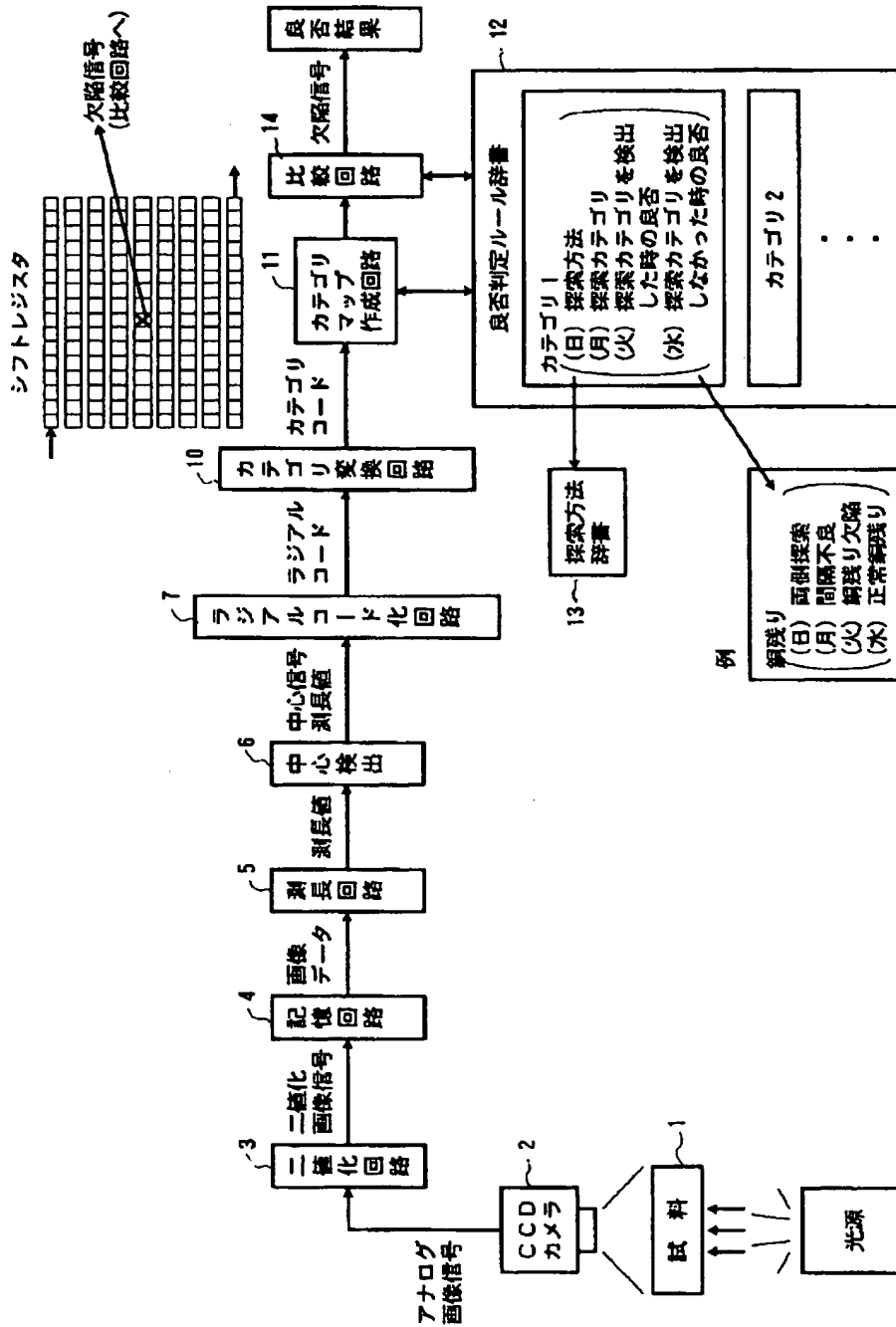
【図9】

同一細り幅の検査パターンを示す図



【図2】

従来のパターン検査装置のブロック構成図



【図10】

ベクトルデータの一例を示す図

(A)

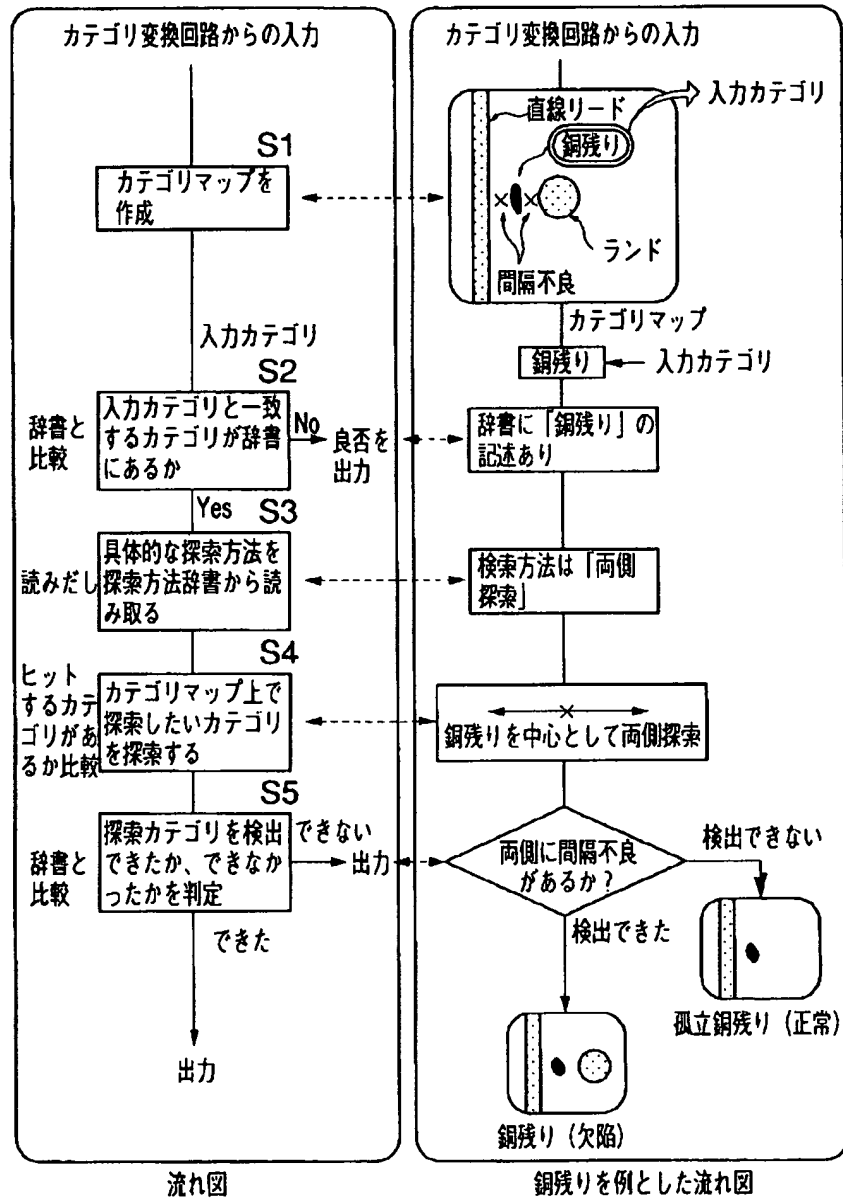
コード	寸法	種類
A01	φ100mm	リード
A02	φ150mm	リード
B01	φ300mm	ランド
B02	φ500mm	ランド

(B)

距離命令
X:200:Y:200, XA:0:YA:800:A01
X:600:Y:200, XA:800:YA:0:A02
X:600:Y:600:B01
X:1200:Y:500:B02

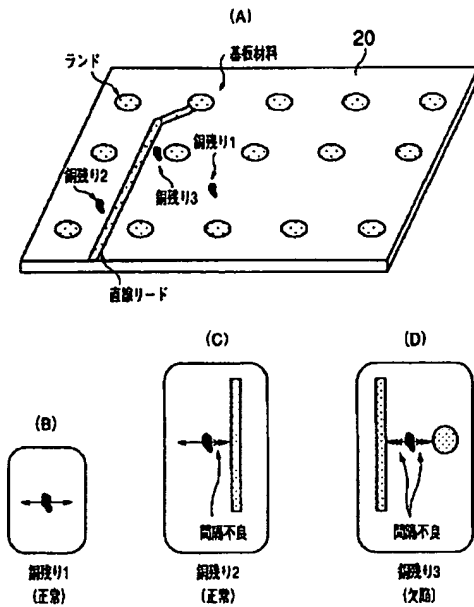
【図3】

図2のカテゴリマップ変換回路及び良否判定ルール辞書
及び比較回路で行う処理のフローチャート



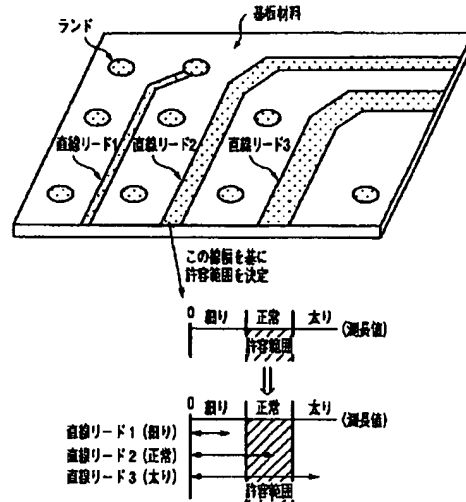
【図4】

プリント配線板の良否判定を説明するための図



【図7】

複数の線幅が混在する正常配線パターンを示す図

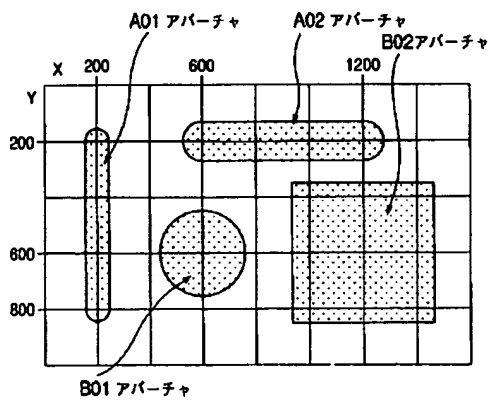


【図12】

本発明のベクトルデータの一実施例を示す図

【図11】

図10のベクトルデータから展開されるCADビットマップを示す図



(A)

アパチャリスト

コード	寸法	種類	許容値
A01	φ100 μm	リード	+10、-10 μm
A02	φ150 μm	リード	+10、-10 μm
B01	φ300 μm	ランド	+10、-20 μm
B02	□500 μm	ランド	+20、-20 μm

(B)

展開命令

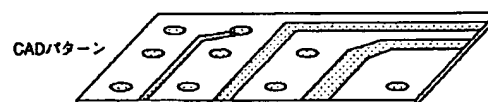
X : 200 : Y : 200、XA : 0 : YA : 600 : A01
 X : 600 : Y : 200、XA : 600 : YA : 0 : A02
 X : 600 : Y : 600 : B01
 X : 1200 : Y : 500 : B02

(C)

許容値パターン

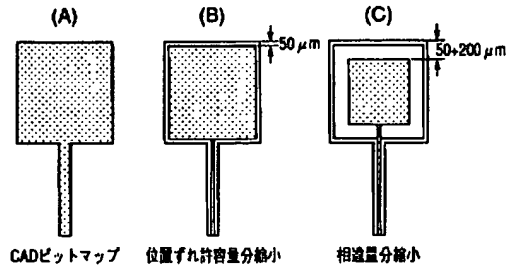
アドレス	パターン番号	種類	寸法	許容値
(200, 200)	1 (パターン)	リード	φ100 μm	+20、-20 μm
(200, 201)	0 (基材)	リード	φ100 μm	+20、-20 μm
:	:	:	:	:

(D)



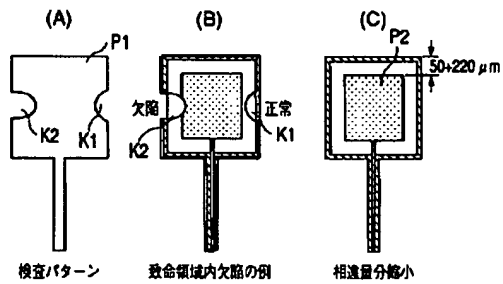
【図13】

致命領域パターンの作成を説明するための図



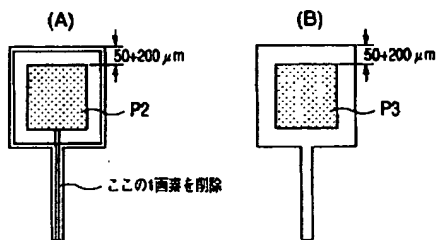
【図14】

致命領域内欠陥を説明するための図



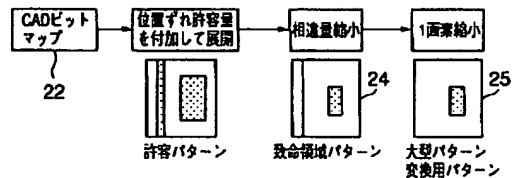
【図15】

大型パターン変換用パターンの作成を説明するための図



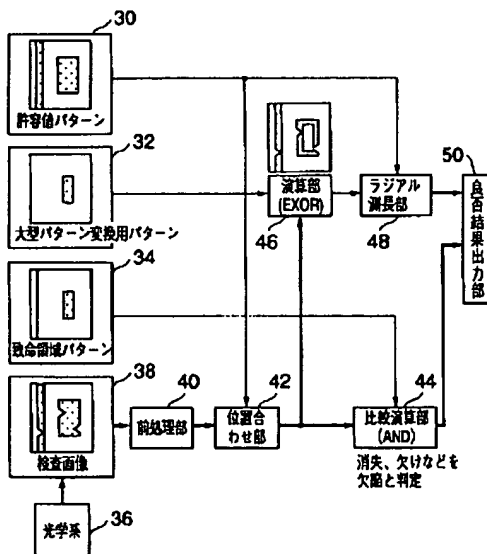
【図16】

致命領域パターン、大型パターン変換用パターンの作成をまとめて示す図



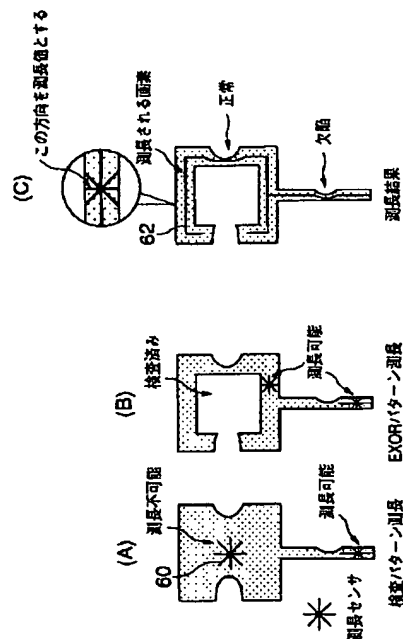
【図17】

本発明のパターン検査装置の1実施例のブロック構成図



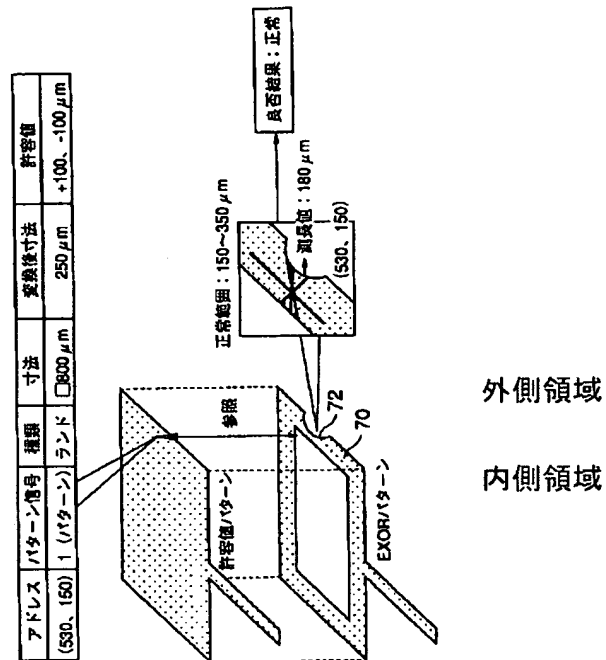
【図18】

本発明のパターン検査を説明するための図



【図19】

EXORパターンのラジアル測長を説明するための図



フロントページの続き

(51)Int.Cl.⁷
H05K 3/00

識別記号

F I
G 0 6 F 15/62
15/70

テーマコード(参考)

4 0 5 A
4 5 5 A

F ターム(参考) 2F065 AA22 AA49 BB02 CC01 DD00
DD06 DD07 FF02 FF04 FF61
HH15 JJ03 JJ09 JJ26 QQ00
QQ04 QQ21 QQ23 QQ24 QQ25
QQ31 QQ32 QQ37 QQ47 RR05
RR08
2F069 AA49 AA60 BB14 CC06 DD08
DD15 DD16 GG04 GG07 GG72
NN08
2G051 AA65 AB02 AC21 CA03 CA04
EA06 EA11 EA14 EB01 EB09
EC01 ED01 ED08 ED12 ED13
ED15 ED23
5B057 AA03 BA02 CA02 CA06 CA12
CA16 DA03 DB02 DB05 DB08
DC03 DC08 DC33
5L096 AA03 AA07 BA03 BA18 CA02
CA14 FA17 FA62 FA64 FA67
GA24 HA07 JA09